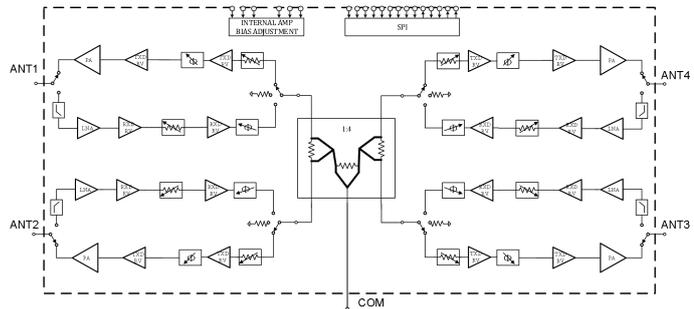


X-band Surface-Mount Four-Channel TRM

性能特点

- 频率范围：8GHz~12GHz
- 接收增益： $\geq 22\text{dB}$
- 噪声系数： $\leq 2.7\text{dB}$
- 发射功率增益： $\geq 30\text{dB}$
- 发射饱和功率： $\geq 39\text{dBm}$
- 6 位收发移相器
- 6 位接收衰减
- 4 位发射衰减
- TTL 电平串行控制
- 模组尺寸：18mm×18mm×3.2mm（不含球）
- SiP 重量：3.7g±0.1g（含植球）

原理框图



产品简介

HX9X4170G18 是一款X 波段表面安装四通道收发模组，采用 BGA 封装形式，外壳选用陶瓷基板，围框和盖板采用金属材料，通过顶部散热和底部同时散热的方式降低模组的热阻。模组集成了以下电路功能：6 位数控收发移相、6 位接收衰减、4 位发射衰减、发射放大器、接收低噪声放大器、接收限幅器、功分器、开关电路和串转并驱动器等。工作频率覆盖 8GHz~12GHz，接收增益 22dB，噪声系数 2.7dB，发射输出饱和功率 39dBm，发射功率增益 30dB。该模组主要应用于微波收发组件，实现收发信号的放大、调幅、调相等功能。

电参数

收发工作供电情况：VDD1=+28V，VDD2=+3.3V，VDD3=+5V，VEE=-5V，VSS=-28V；以下为单通道指标：

参数名称		测试条件	最小值	最大值	单位	备注
发射通道	发射增益	8~12GHz TA=25°C Pulse:100us 10%占空比	30	-	dB	
	增益平坦度		-	2	dB	
	饱和功率		39	-	dBm	
	组件通道效率		32		%	
	输入端口驻波		-	2		
	移相位数		6bit, 5.625°			
	移相 64 态 RMS		-	8	°	
	移相幅度变化		-1	1	dB	
	衰减位数		4 bit, 0.5dB			
	衰减 16 态 RMS		-	1.2	dB	
	衰减附加相移		-5	5	°	
	通道增益一致性		-1	1	dB	
	通道相位一致性		-30	30	°	
	VDD1 电流		-	1200	mA	
	VDD2 电流		-	50	mA	
	VDD3 电流		-	200	mA	
VEE 电流	-	2	mA			

X-band Surface-Mount Four-Channel TRM

	VSS 电流		-	2	mA	
接收通道	噪声系数	8~12GHz TA=25°C	-	2.7	dB	
	接收增益		22	-	dB	
	增益平坦度		-1	1	dB	
	输入 P-1		-30	-	dBm	
	输入端口驻波		-	2		
	移相位数		6bit, 5.625°			
	移相 64 态 RMS		-	5	°	
	移相幅度变化		-1	1	dB	
	衰减位数		6 bit, 0.5dB			
	衰减 64 态 RMS		-	1.2	dB	
	衰减附加相移		-5	5	°	
	通道增益一致性		-2	2	dB	
	通道相位一致性		-30	30	°	
	VDD1 电流		-	-	mA	
	VDD2 电流		-	25	mA	
	VDD3 电流		-	-	mA	
	VEE 电流		-	2	mA	
VSS 电流	-	2	mA			

最大额定值

参数	符号	极限值
最大漏源电压 1	VDD1	+32V
最大漏源电压 2	VDD2	+3.6V
最大漏源电压 3	VDD3	+6V
最小驱动器电源电压	VEE	-6V
最小驱动器电源电压	VSS	-48V
最高输入功率 (ANT1/2/3/4)	Pin(100us, 20%)	+37dBm
最高输入功率 (COM)	Pin	+10dBm
储存温度	TSTG	-55°C ~ +85°C
工作温度	Top	-55°C ~ +85°C

波束控制

波束控制电路中的寄存器根据功能可分为五类，如下表所示：

寄存器分类		名称	说明
状态寄存器	reg_data	reg_data1	状态移位寄存器
		reg_data2	状态数据寄存器 1
		reg_data3	状态数据寄存器 2
功能寄存器	reg_fun1	功能移位寄存器	第一级移位寄存器，写入 reg_fun2 的读写地址位数据
	reg_fun2	功能数据寄存器	第二级功能数据寄存器，用于功能配置，含 16 组寄存器

状态寄存器结构定义：

状态寄存器包含 26 位串行数据定义如下，D0~D5 为接收移相器控制位，D6~D11 为发射移相器控制位，D12~D17 为接收衰减器控制位，D20~D25 为发射衰减器控制位；D18 为接收使能控制位，D19 位发射使能控制位，与外部输入 TR1、TR2、TR3 共同控制芯片收发状态。

输入数据位	D25	D24	D23	D22	D21	D20	D19	D18	D17	D16	D15	D14	D13
数据结构定义	AT5	AT4	AT3	AT2	AT1	AT0	MCT	MCR	AR5	AR4	AR3	AR2	AR1
输入数据位	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
数据结构定义	AR0	PT5	PT4	PT3	PT2	PT1	PT0	PR5	PR4	PR3	PR2	PR1	PRO

控制寄存器结构定义：

功能数据寄存器（reg_fun2）共有 16 个，每个寄存器包含 8bit 数据，如下表所示，本协议只用到了前两个功能数据寄存器的低 5 位，分别对应状态数据寄存器 1（reg_data1）的写入与读出地址。

reg_fun2	D7	D6	D5	D4	D3	D2	D1	D0	说明
reg_fun2[0]	rd2_wren	-	-	reg2_addr_w[4:0]				写入地址位选择	
reg_fun2[1]	chip_en	rsten	-	reg2_addr_r[4:0]				读出地址位选择	
reg_fun2[2]~[15]	内部保留								

功能移位寄存器（reg_fun1）包含读写地址位控制信号。reg_fun1 包含 12bit 数据，其中 addr 为 reg_fun1 的高 4 位，代表功能数据寄存器（reg_fun2）的地址，data 为 reg_fun1 的低 8 位，代表写入相应 reg_fun2 中的数据。

功能移位寄存器	11	...	8	7	...	0
内容定义	addr			data		

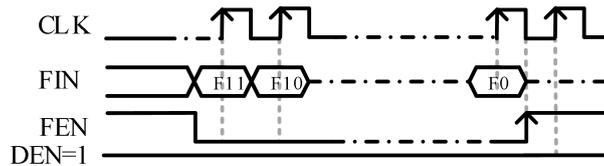
配置功能寄存器时，当 FEN 为低电平时，在 CLK 的上升沿会把 FIN 输入信号依次写入 reg_fun1[0] 中，而 reg_fun1 中原有数据将依次从 reg_fun1[0] 移往 reg_fun1[11] 中。reg_fun1 将根据 addr 的值将 data 中的数据写入 reg_fun2 中的指定位置，比如当 addr 为 0x1 时，data 将被写入 reg_fun2[1] 中。

X-band Surface-Mount Four-Channel TRM

波束控制电路中各控制管脚的功能介绍如下表所示：

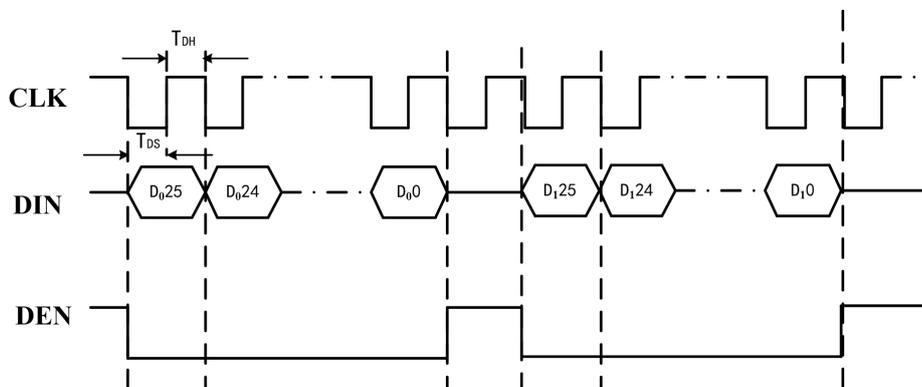
芯片压点	符号	属性	功能描述
4	TR3	输入	脉冲、连续波切换控制输出，内部 1M 上拉
5	DIN	输入	串行数据信号输入位，内部 1M 上拉
6	DOUT	输出	串行数据信号三态输出位
7	OE	输入	输出使能，低电平正常输出，高电平高阻态，内部 1M 上拉
8	CLK	输入	时钟信号输入位，内部 1M 上拉
9	DEN	输入	DATA 数据有效指示，低电平且时钟上升沿锁存 DIN 比特，内部 1M 上拉
10	FIN	输入	功能寄存器串行数据输入位，内部 1M 上拉
11	FEN	输入	功能寄存器数据有效，低电平且时钟上升沿锁存 FIN 数据，内部 1M 上拉
12	SET	输入	二级寄存器锁存信号，内部 1M 上拉
13	TR1	输入	TR 调制信号输入，产生接收电源调制 (TX)，内部 1M 下拉
14	TR2	输入	TR 调制信号输入，产生发射电源调制 (RX)，内部 1M 上拉
15	EN	输入	四通道组件工作有效，高电平负载态，低电平正常工作，内部 1M 下拉

SPI 接口协议的基本功能依赖于 CLK, DIN, DEN, SET, TR1, TR2, TR3, DOUT, OE, EN, FIN 和 FEN 十二个接口。CLK 为系统同步时钟，FIN 为功能移位寄存器串行输入信号，FEN 为低电平有效的使能信号。FEN 为低时，在 CLK 的上升沿，FIN 串行输入信号存入功能移位寄存器 (reg_fun1)，直到 12bit 信号全部存完，此时 FEN 信号拉高，拉高后的第一个 CLK 上升沿且 DEN 为高电平时，reg_fun1 中的低八位数据 reg_fun1[7: 0]锁存到由 reg_fun1[11:8]指定的 reg_fun2 寄存器中。控制寄存器写入时序图如下所示：



名称	符号	最小值	最大值	单位
FIN 数据建立时间	T_{FS}	-	8	ns
FIN 数据保持时间	T_{FH}	-	8	ns

DEN 为低电平有效的片选同步信号，DIN 为状态移位寄存器 (reg_shift) 的串行输入信号，DIN 在 CLK 下降沿且 DEN 为低电平时将数据移位输入至 regdata1，在 DEN 上升沿后的第一个 CLK 上升沿，reg_data1 中的全部 26 位数据将会被锁存到 reg_fun2[0][4:0]所指定的 reg_data2 中。在 SET 上升沿，当 rd3_wren=1 时，指定 reg_data2 中的数据将会被写入到 reg_data3[25:0]中。



X-band Surface-Mount Four-Channel TRM

名称	符号	最小值	最大值	单位
DIN 数据建立时间	T_{DS}		8	ns
DIN 数据保持时间	T_{DH}		8	ns

DOUT 为状态移位寄存器 (reg_shift) 串行输出信号。DOUT 输出在 CLK 下降沿且 SEL 为低电平时，移位输出由 reg_fun2[1]指定位置的 reg_data1 移位寄存器数据。其中 reg_fun2[1]最高位 chip_en 为输出数据位长度设置，当 chip_en=0 时 Dout 循环输出前四个通道移位寄存器数据，当 chip_en=1 时 Dout 循环输出五个通道的移位寄存器数据。reg2_addr_r[4:0]为选取移位寄存器数据的地址。

reg_fun2	D7	D6	D5	D4	D3	D2	D1	D0	说明
reg_fun2[1]	chip_en	rsten	-	reg2_addr_r[4:0]				二级寄存器组输出选择	

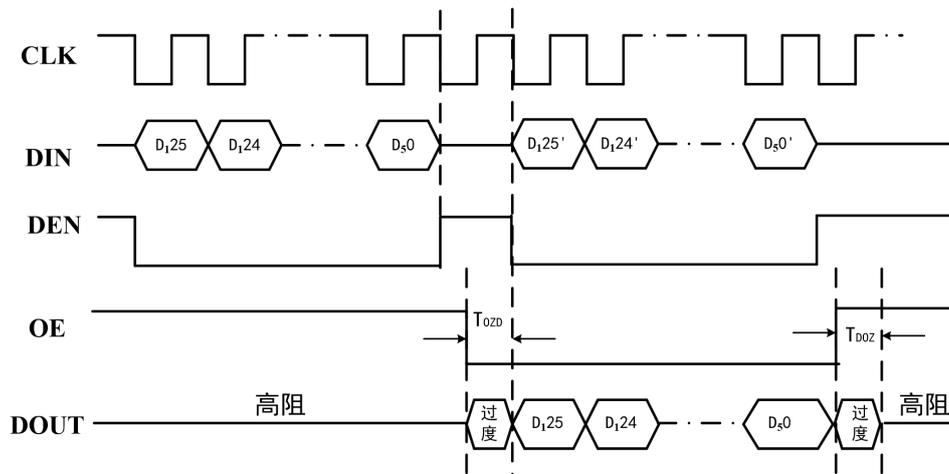
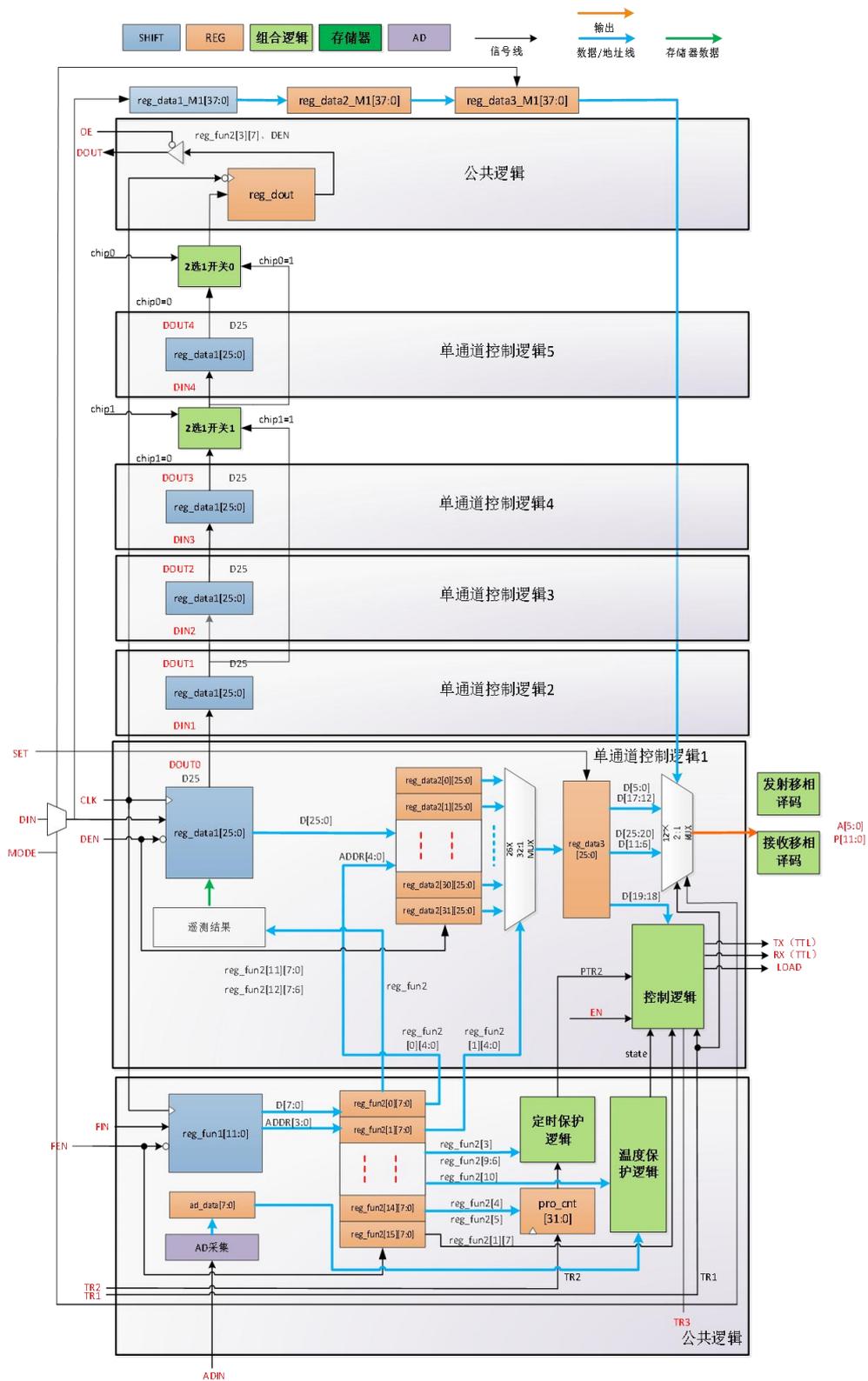


图 1 串行数据输出时序

注：D_{1,25} 表示第 1 串 25×5 位数据中第一个输入数据，D_{1,25'}表示第 2 串 25×5 位数据中第一个输入数据。

波控电路框图



波控框图说明

根据移相器控制数据位数的不同，波控电路有 MODE=0 和 MODE=1 两种工作模式，默认状态 MODE=0。

MODE=0 模式：

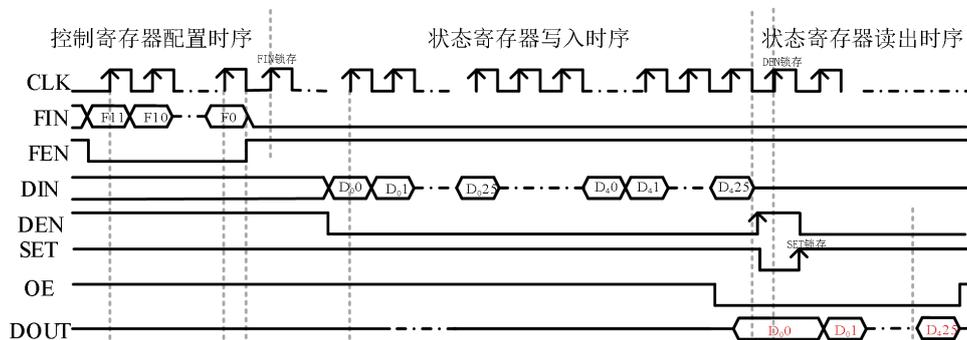
reg_data1 为数据移位寄存器，一共有 5 组，每组有 26bit 数据，分别对应 5 个通道的幅相开关控制(reg_data1_CH1[25:0]~ reg_data1_CH5[25:0])。在 CLK 下降沿时，若 DEN 为 0 则开始移位，数据从 DIN 端口进入 reg_data1_CH1 开始移位。reg_data1_CH1 [25]开始向 reg_data1_CH1 [0]移位，reg_shift1_CH1[0]的值移至 reg_shift1_CH2[25]（即先输入的数据为通道 5 最低位 reg_shift1_CH5[0]），二三四五通道以此类推；

reg_data2_CHx(x=1~5)为状态数据寄存器 2，分别对应前级的 reg_data1_CHx。每个通道的 reg_data2_CHx 共有 32 组寄存器，分别为 reg_data2_CHx[31]~reg_data2_CHx[0]。在 DEN 的上升沿后的第一个 CLK 上升沿，reg_data1_CHx 中全部数据将被写入到 reg_fun2[0][4:0]所指定的 reg_data2_CHx 中；

reg_data3_CHx(x=1~5)为状态数据寄存器 3，分别对应前级的 reg_data1_CHx 和 reg_data2_CHx。在 SET 的上升沿，reg_data2_CHx 中由 reg_fun2[0][4:0]选定的数据将被读出到 reg_data3_CHx 中；

数据经由 reg_data3_CHx 输出后，经过以 TR1、TR2、TR3 为选择信号的多路选择器输出收发幅相和开关控制信号。

控制时序



单次读写控制时序图如上图所示。

- 1、选定 MODE0 模式，使用 FIN 配置控制寄存器中读写地址位；
- 2、配置控制寄存器时将 SEL 信号拉高，配置状态寄存器时将 FEN 信号拉高，避免发生数据错位或误存；
- 3、使用 DIN 进行通道配置

X-band Surface-Mount Four-Channel TRM

串口数据定义对应表 (MODE=0)

功能描述						
状态控制位	D0		D1		D2	
	接收使能控制位		发射使能控制位		无效位	
接收移相控制位 PR[0:5]	D0	D1	D2	D3	D4	D5
	5.625°	11.25°	22.5°	45°	90°	180°
发射移相控制位 PT[0:5]	D6	D7	D8	D9	D10	D11
	5.625°	11.25°	22.5°	45°	90°	180°
接收衰减控制位 AR[0:5]	D12	D13	D14	D15	D16	D17
	0.5dB	1dB	2dB	4dB	8dB	16dB
通道控制位	D18			D19		
	MCR			MCT		
发射衰减控制位 AT[0:5]	D20	D21	D22	D23	D24	D25
	0.5dB	1dB	2dB	4dB	无效位	无效位

注：数据位 D25 先串入，第五通道先串入，后四三二一通道依次串入，均为逻辑“1”有效，对应 3.3V 高电平。

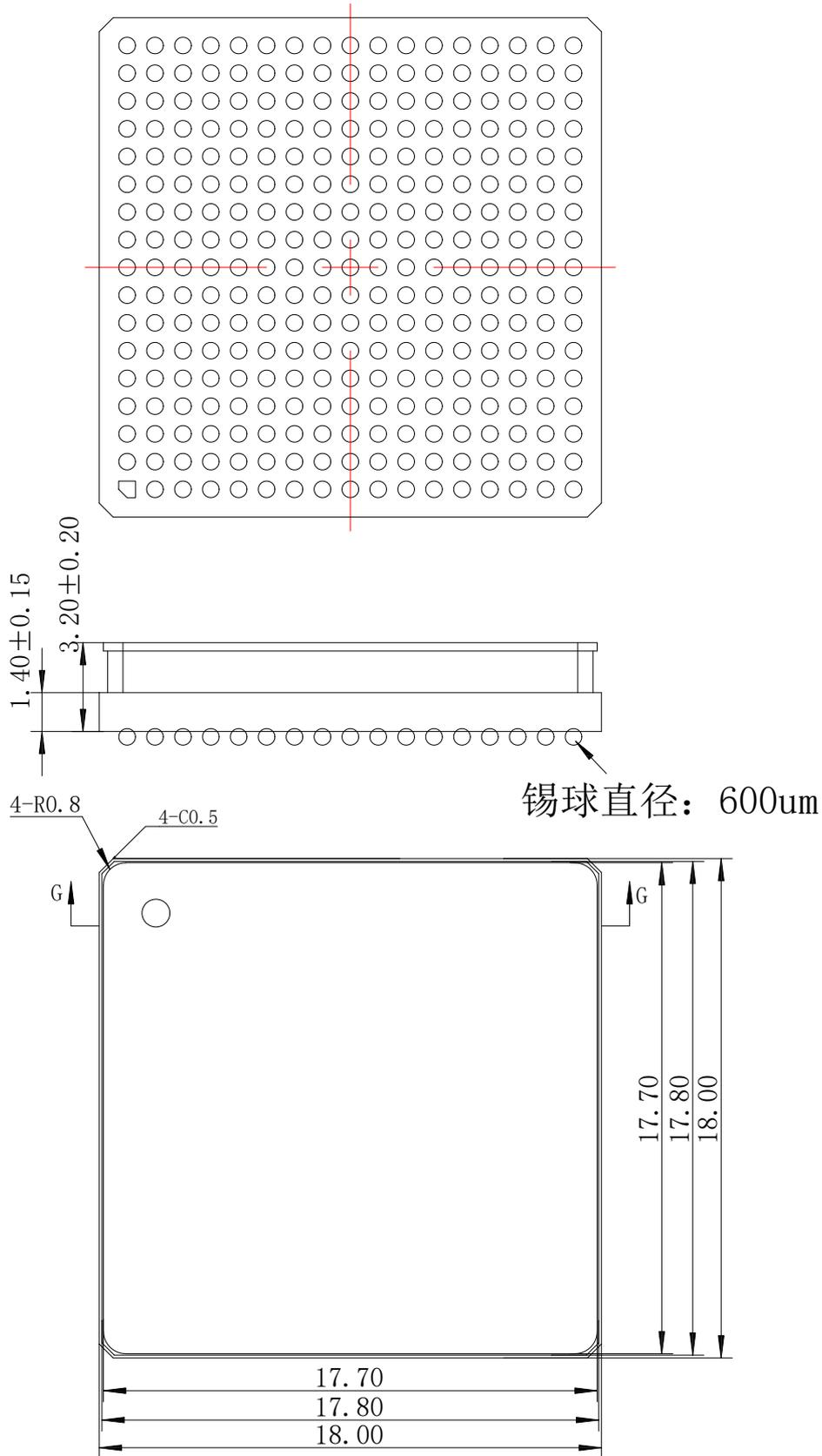
控制真值表

EN	TR1	TR2	TR3	Chip_en	MCT	MCR	通道状态
0	1	1	1	0	X	0	接收态
0	0	1	1	0	X	0	过渡态
0	0	0	1	0	0	X	脉冲发射
0	0	1	0	0	0	X	连续发射
其他组合							负载态

X-band Surface-Mount Four-Channel TRM

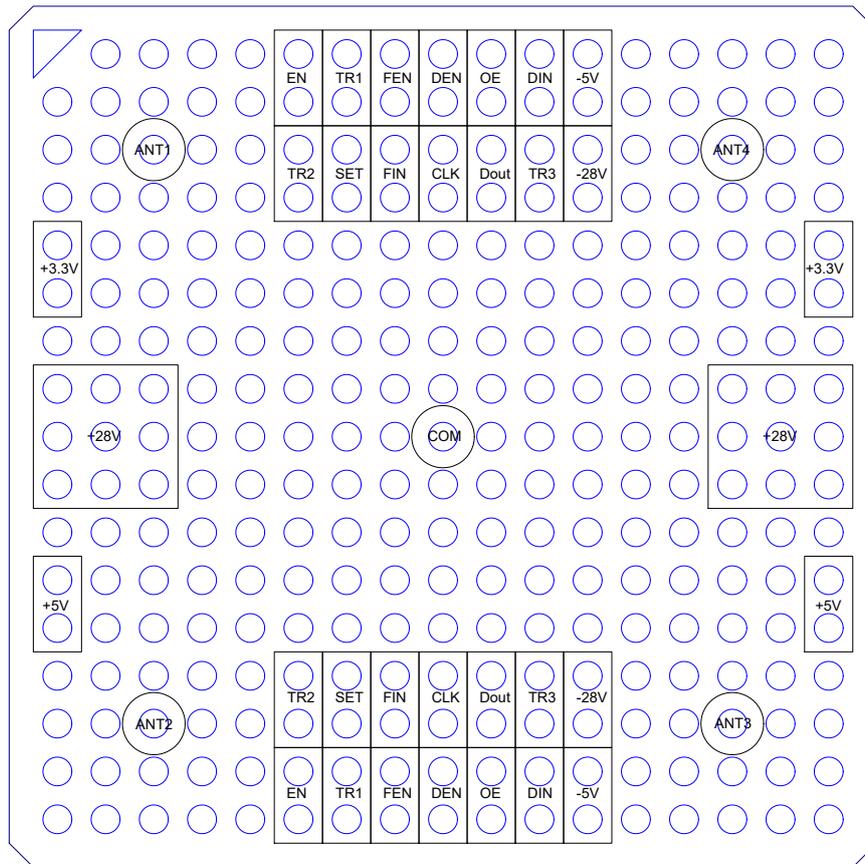
外形尺寸及焊盘排列图

外形尺寸如下图所示（单位 mm）。



X-band Surface-Mount Four-Channel TRM

焊盘排列如下图所示



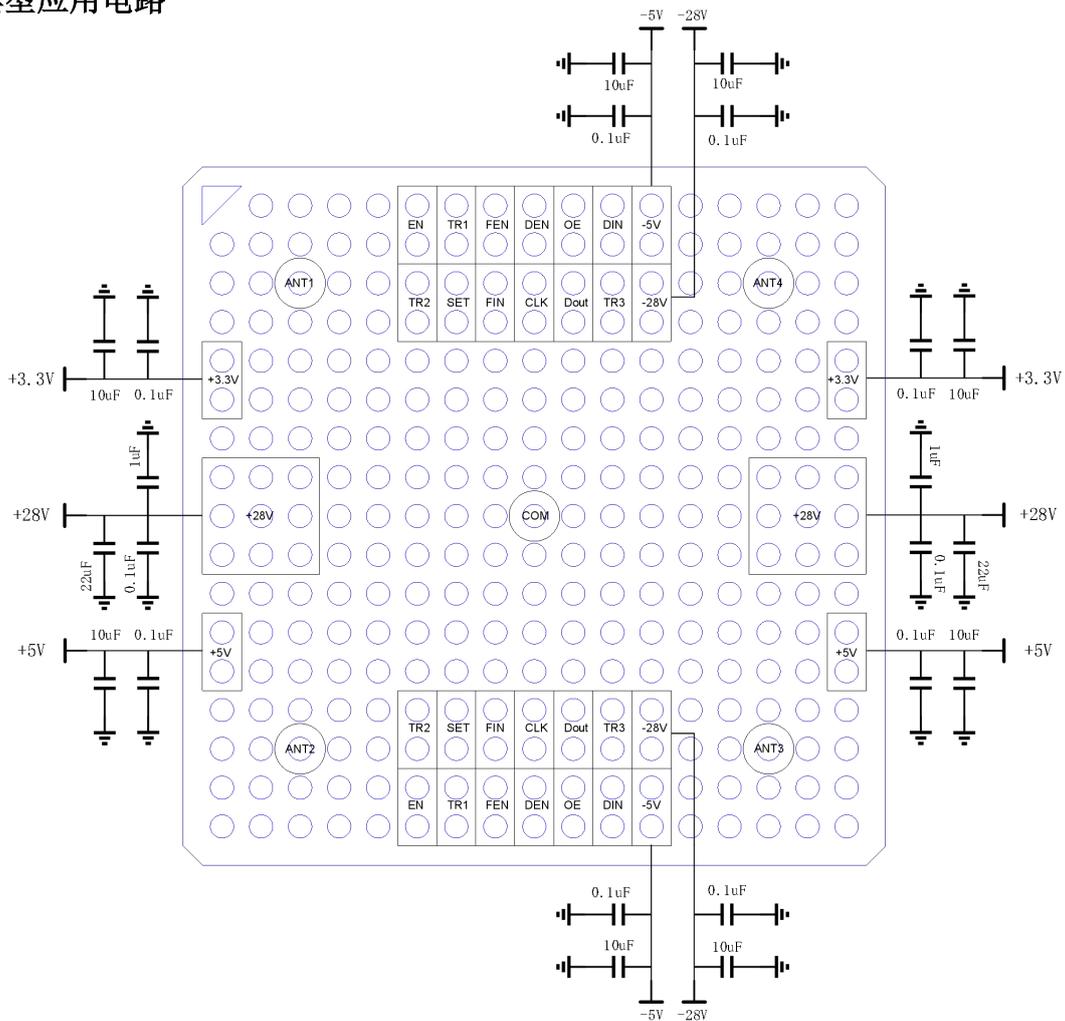
注：顶部透视图，未注引脚为 GND；同标签内部已连接，控制引脚可选一边连接，供电建议全部连接。

顺序	符号	属性	功能描述
1	TR3	输入	脉冲、连续波切换控制输出，内部 1M 上拉
2	DIN	输入	串行数据信号输入位，内部 1M 上拉
3	DOUT	输出	串行数据信号三态输出位
4	OE	输入	输出使能，低电平正常输出，高电平高阻态，内部 1M 上拉
5	CLK	输入	时钟信号输入位，内部 1M 上拉
6	DEN	输入	DATA 数据有效指示，低电平且时钟上升沿锁存 DIN 比特，内部 1M 上拉
7	FIN	输入	功能寄存器串行数据输入位，内部 1M 上拉
8	FEN	输入	功能寄存器数据有效，低电平且时钟上升沿锁存 FIN 数据，内部 1M 上拉
9	SET	输入	二级寄存器锁存信号，内部 1M 上拉
10	TR1	输入	TR 调制信号输入，产生接收电源调制 (TX)，内部 1M 上拉
11	TR2	输入	TR 调制信号输入，产生发射电源调制 (RX)，内部 1M 上拉
12	EN	输入	四通道组件工作有效，高电平负载态，低电平正常工作，内部 1M 下拉

X-band Surface-Mount Four-Channel TRM

13	ANT1	输入/输出	通道 1 天线口
14	ANT2	输入/输出	通道 2 天线口
15	ANT3	输入/输出	通道 3 天线口
16	ANT4	输入/输出	通道 4 天线口
17	COM	输入/输出	公共口输入输出
18	VDD1	电源	+28V 供电端
19	VDD2	电源	+5V 供电端
20	VDD3	电源	+3.3V 供电端
21	VEE	电源	-5V 供电端
22	VSS	电源	-28V 供电端

典型应用电路



注意：电容注意耐压

X-band Surface-Mount Four-Channel TRM

注意事项

- 1) 模组需在洁净环境贴板焊接；
- 2) 模组底面采用 183℃ 焊料（Sn63Pb37）焊接直径 600 μm 高铅焊球；
- 3) 模组内部可承受 240℃ 高温，推荐使用 Sn63Pb37 焊膏对模组进行 SMT 焊接，焊接完成后可进行喷淋清洗，不得使用超声清洗；
- 4) 贴装模组的电路板建议选择陶瓷热膨胀系数差别较小的板材进行设计，模组贴板后的返修，不适用红外加热方式返修；
- 5) 模组内部有静电敏感元件，在运输、存储过程中有专用防静电密封包装；模组贴板焊接时人员、设备需具备可靠的防静电措施，不得在没有防静电措施的条件下打开包装；模组的后续板级、系统级测试、使用，均应注意静电防护；
- 6) 模组发货时的防静电密封包装请到贴装使用时再拆除。拆除包装后未使用的模组需在干燥柜内保存并在 4 周内完成贴装使用；
- 7) 模组发射工作时热耗较高，建议采取顶部散热方式；
- 8) ANT1、ANT2、ANT3、ANT4 端口内部有隔直电容，COM 端口内部无隔直电容；
- 9) 设计模组的应用电路时，需在模组+28V、+5V、+3.3V、-5V 和-28V 引脚附近对地并联 0.1 μF 、10 μF 的陶瓷滤波电容和 22 μF 的钽电容；
- 10) 有问题请及时与市场人员联系。